เอนก ศิรจริยาภิวัฒน์

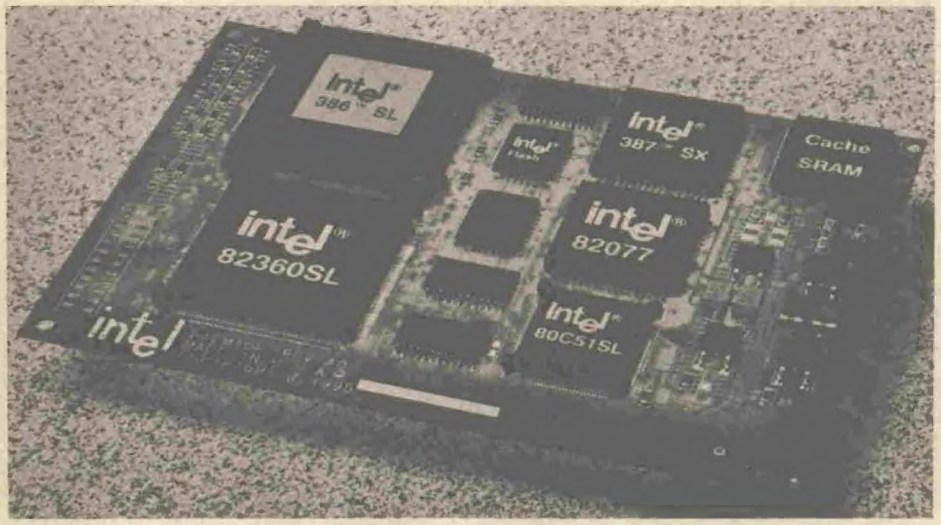
ถอดรูป 386SL

ถ้าคุณยังไม่รู้จักกับชิพชุดนี้ รับรองว่าเมื่ออ่านจบคุณต้องยิ้ม และรู้จักมันเป็นอย่างดี 386SL ชิพ

วันนี้เราจะมาสัมผัสกับ 80386SL ซึ่งถือเป็นไมโครโปรเซสเซอร์เบอร์ใหม่ของอินเทลและเป็นสุดยอดเทคโนโลยีสำหรับเครื่อง LAPTOP เลยทีเดียว ดังรูปที่ 1 จะเห็นว่าอุปกรณ์พื้นฐานสำหรับเครื่องคอมพิวเตอร์นั้นสามารถบรรจุอยู่บนแผ่น PCB ขนาด 4×6 นิ้ว เท่านั้นเอง สำหรับอุปกรณ์พื้นฐานนั้นก็มากเพียงพอสำหรับเราแล้ว เพราะมี 80387SX ซึ่งเป็นแม็ธ-โคโปรเซสเซอร์ และ 82077 เป็นฟลอปปี้ดิสค์คอนโทลเลอร์ แถมด้วย cache และ flash ให้เราอีก ไมโคร-โปรเซสเซอร์ตัวนี้น่าสนใจมากทีเดียว นอกจาก 80386SL แล้ว ทางอินเทลได้ออก 82360SL มาใช้คู่กันเรียกว่า SL Superset นอกจาก 80386SL แล้ว ทางไมโครคอมพิวเตอร์ก็ได้เตรียมข้อมูลของ 80486SX ซึ่งเป็นไมโครโปร-เซสเซอร์ที่จะออกมาสู้กับ 80386 ของค่าย AMD ซึ่งเป็นไมโครโปรเซสเซอร์ที่น่าพอใจและจะเป็นที่นิยมในอนาคตอีกไม่นาน ฉบับหน้าเราจะมาพบข้อมูลของไมโครโปรเซสเซอร์ตัวนี้ ฉบับนี้เรามาสัมผัส 80386SL กันเลยนะครับ

80386SL

80386SL นั้นมีคุณสมบัติและสถาปัตยกรรมคล้ายกับ 80386 แต่ได้เพิ่มความสามารถ (และก็เพิ่มความยุ่งยากให้โปรแกรมเมอร์มากขึ้นด้วย)



รูปที่ 1 บอร์ดขนาด 4x6 นิ้ว ของ 80386SL

เพื่อสนับสนุนการใช้เป็นไมโครโปรเซสเซอร์ของเครื่อง LAPTOP ให้สมบูรณ์แบบมากขึ้น โดยจะมีคุณสมบัติดังนี้

- Object Code ของ 8086, 80286 และ 80386 จะสามารถใช้กับ 80386SL ได้

- สามารถอ้างหน่วยความจำจริง (physical Memory) ได้สูงสุด 32 เมกะไบต์ และหน่วยความจำเสมือน (Virtual Memory) ได้สูงสุด 64 เทล่าไบต์ (1,099,511,627,776 ไบต์) (1 TeraByte = 1,099,511,627,776 Byte)

- มีขนาดเซกเมนต์ได้สูงสุด 4 จิกะไบต์

- ใช้เทคโนโลยี Low Power Intel CHMOS IV ทำให้ประหยัดพลังงานไฟฟ้า

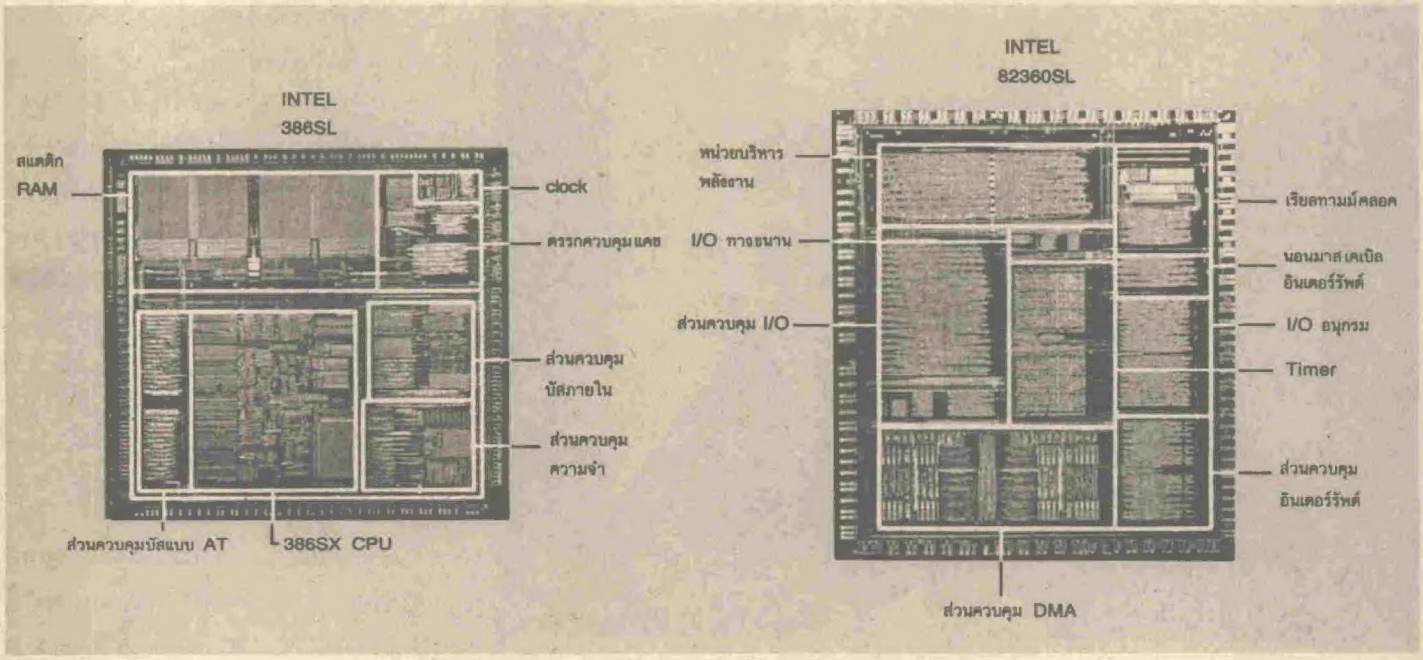
- มีระบบบริหารการใช้พลังงานไฟฟ้าซึ่งจะมีประโยชน์สำหรับการประหยัดไฟฟ้าของเครื่องแลปท็อปมาก

- มีส่วนติดต่อกับ ISA BUS ซึ่งสามารถรับกระแสได้ขนาด 24 มิลลิแอมแปร์

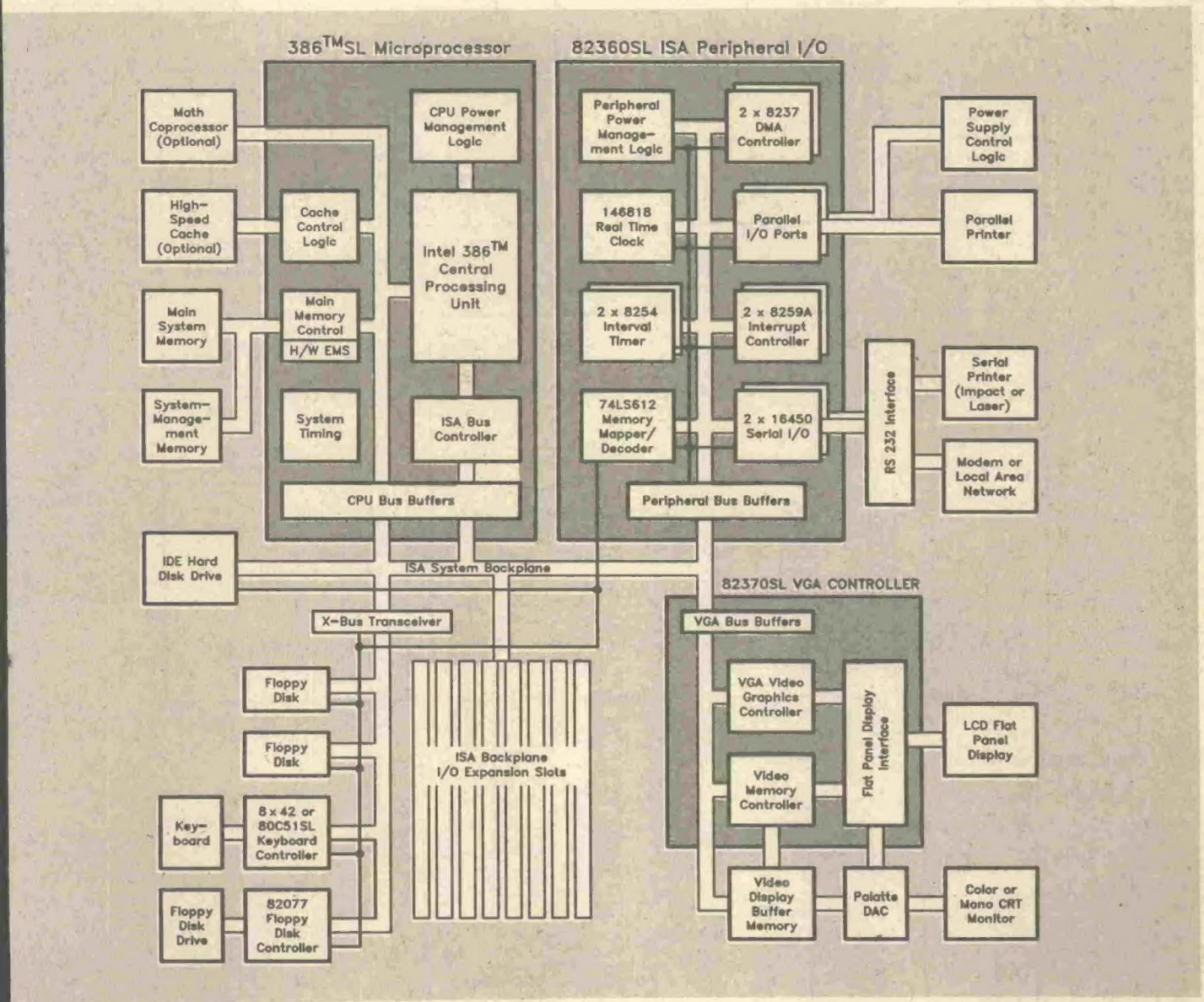
- มี High Speed peripheral Interface Bus

- มี cache controller ซึ่งสามารถใช้ในแบบ direct, 2-way หรือ 4-way ขนาด 16, 32 หรือ 64 กิโลไบต์

- สามารถใช้หน่วยความจำได้สูงสุด 32 เมกะไบต์ ในแบบ 1,2 หรือ 4 bank interleaved และสามารถโปรแกรมค่า wait state ได้ นอกจากนั้นยังมีฮาร์ดแวร์สนับสนุนการใช้ EMS 4.0 ซึ่งสามารถใช้หน่วยความจำได้สูงสุด 32 เมกะไบต์ เช่นกัน



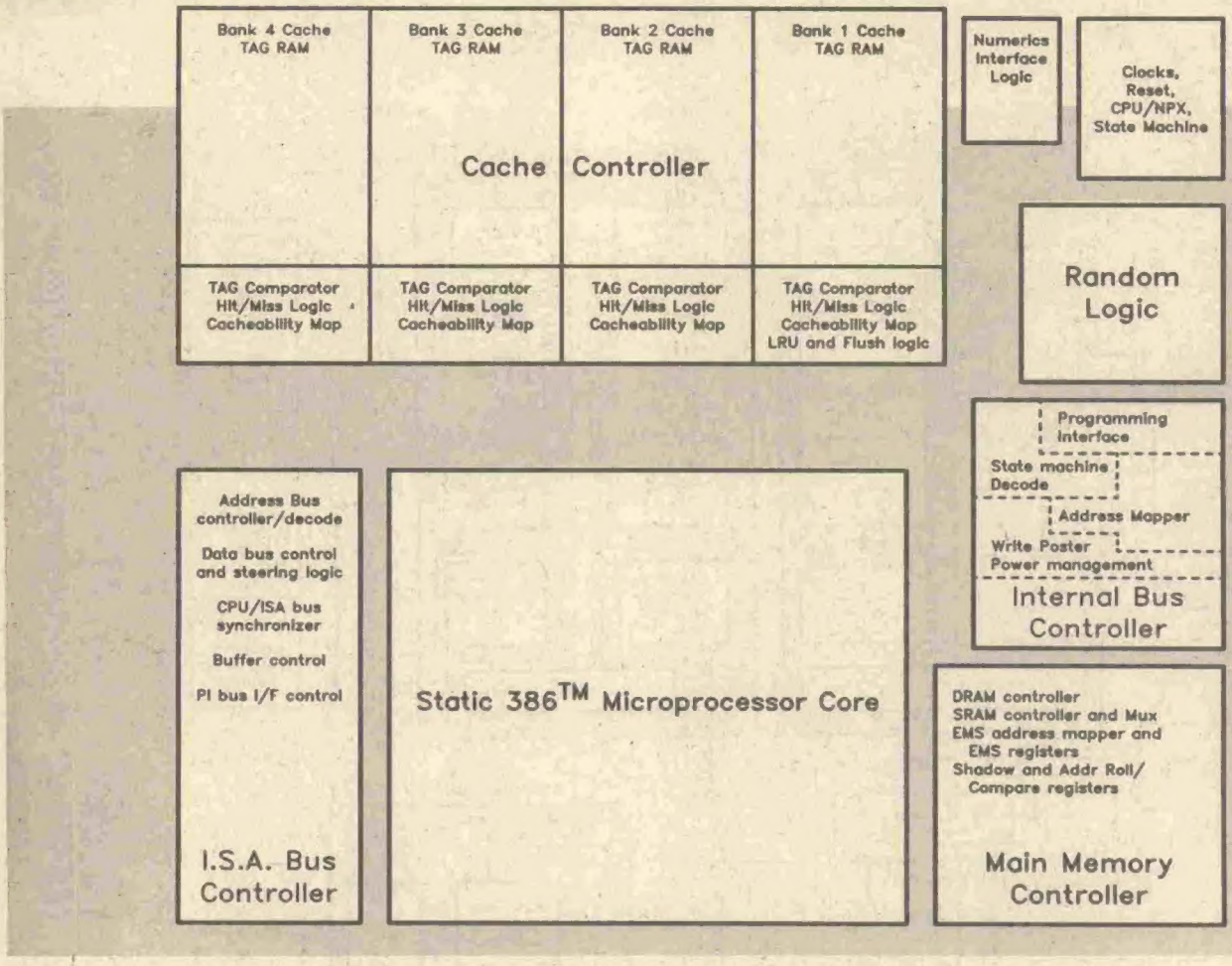
รูปที่ 2 โครงสร้างและส่วนประกอบภายในของ 80386SL และ 82360SL



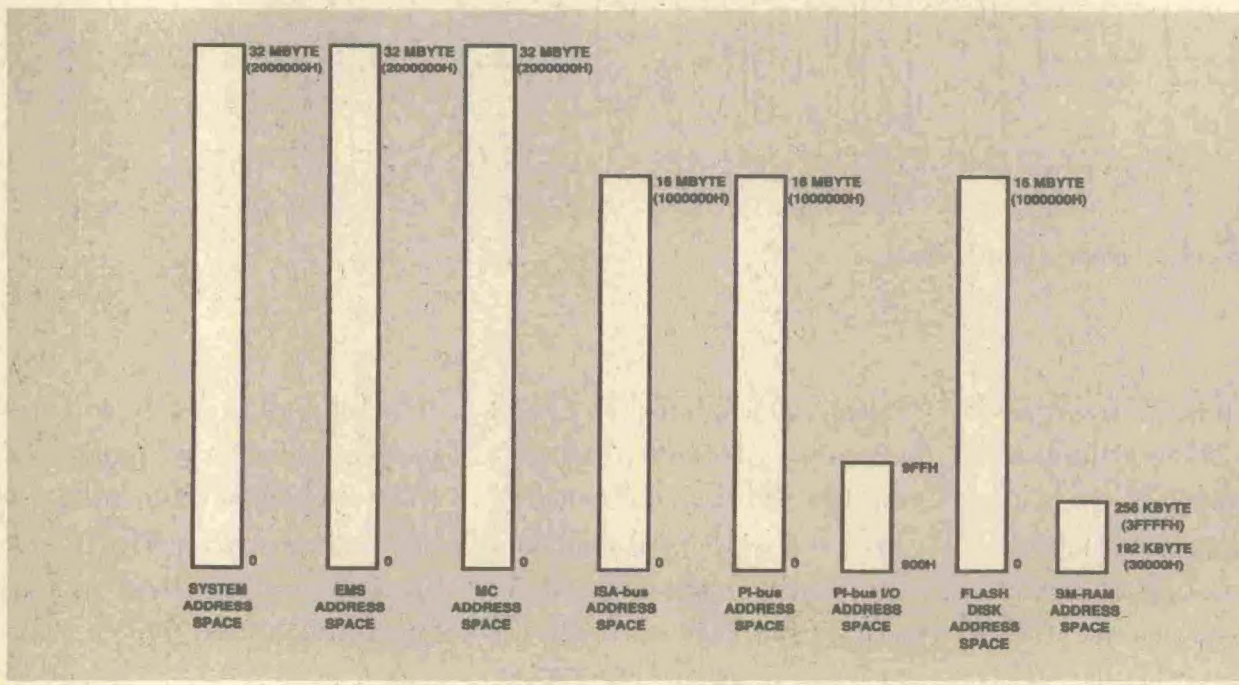
รูปที่ 3 ลักษณะโครงสร้างเครื่องคอมพิวเตอร์ เมื่อเราใช้ 80386SL

80386SL นั้นจะมีรีจิสเตอร์เหมือนกับ 80386 แต่มีรีจิสเตอร์เพิ่มขึ้นมากซึ่งจะเป็นรีจิสเตอร์ที่ใช้ในการควบคุมการใช้งานของระบบซึ่งได้แก่ การติดตั้งระบบ (Configuration), การใช้ EMS, การใช้ peripheral interfaced (PI-bus) และอื่น ๆ ซึ่งได้รวบรวมไว้ดังจะกล่าวต่อไป ส่วนที่เพิ่มขึ้นมาสำหรับ 80386SL และน่ากล่าวถึงก็คือ System Managment Interrupt (SMI) ซึ่งสามารถเก็บสถานะและเรียกสถานะของโปรเซสเซอร์กลับมาโดยอัตโนมัติ ส่วนสำคัญสำหรับเครื่องแลปท้อป คือ การประหยัดพลังงานซึ่งจะมีการใช้ SMI อยู่ 2 ลักษณะคือ SOFTWARE SMI เช่น โปรแกรมประยุกต์ ควรทำให้ระบบอยู่ในสถานะหยุดชั่วคราว (Suspend) เมื่อออกมาสู่ระบบปฏิบัติการ นั่นก็คือ เมื่อเลิกใช้โปรแกรมประยุกต์แล้วควรประหยัดพลังงานไว้ ส่วน SMI ลักษณะที่สองจะเป็น HARDWARE GENERATED SMI ซึ่งมีอยู่ 3 ชนิด ดังนี้

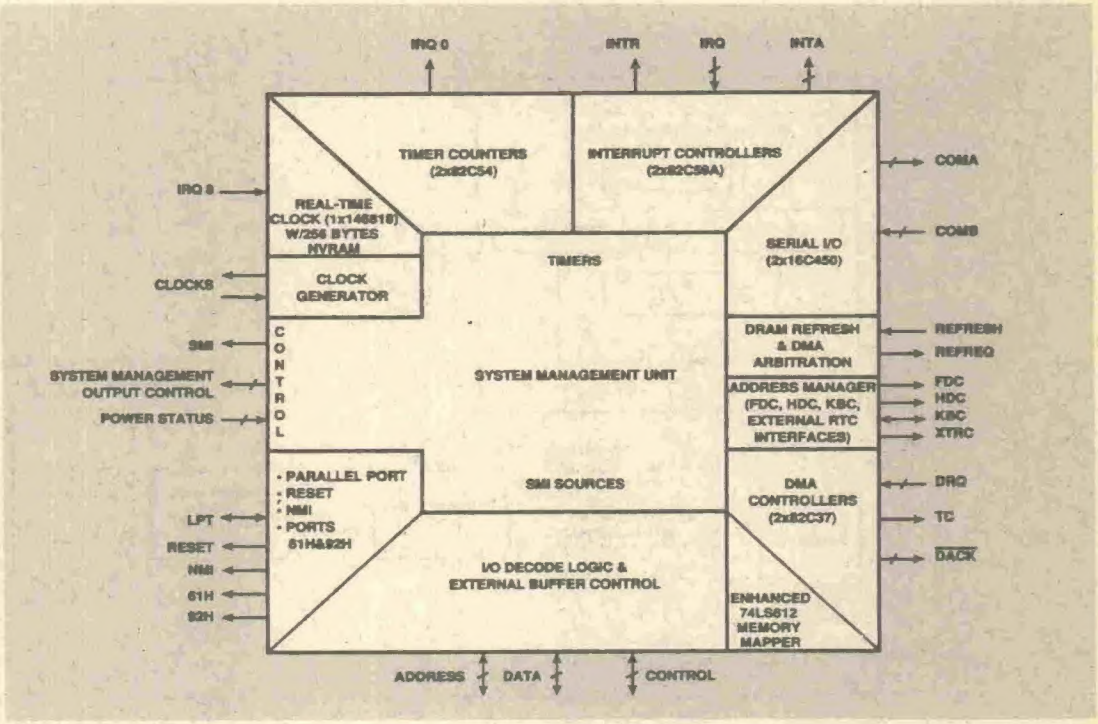
1. AUTO-POWER OFF



รูปที่ 4 ส่วนประกอบภายใน 80386SL



รูปที่ 5 โครงสร้างการอ้างแอดเดรสสูงสุดของส่วนต่าง ๆ

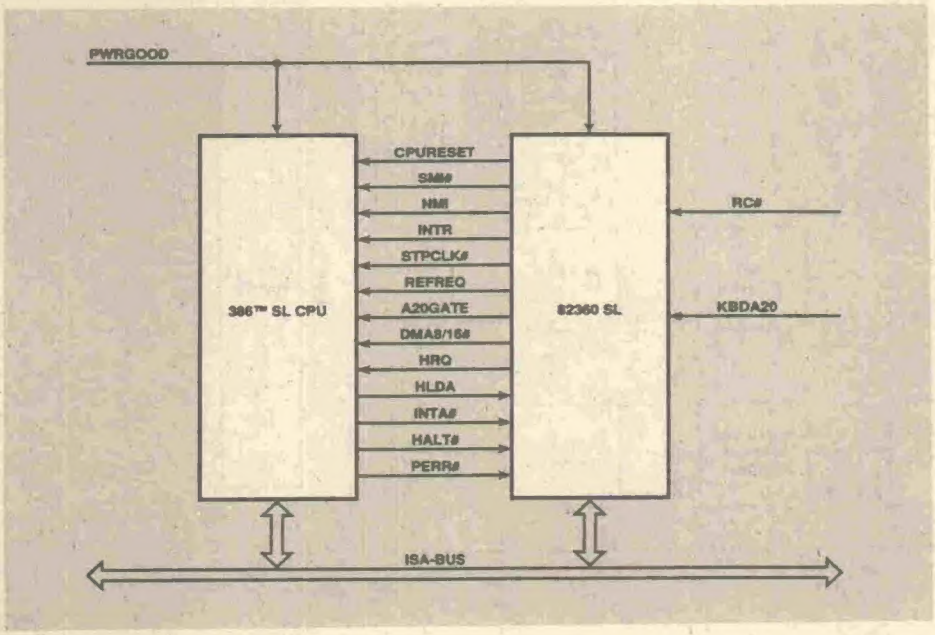


รูปที่ 6 ส่วนประกอบภายในของ 82360SL

ลักษณะของ Auto-power off นั้นจะเป็นลักษณะที่เราไม่ได้ใช้เครื่องคอมพิวเตอร์ของเราในช่วงระยะเวลาหนึ่ง จะทำให้เครื่องคอมพิวเตอร์ของเราเข้าสู่สภาวะหยุดชั่วคราวเองอย่างอัตโนมัติ

2. BATTERY LOW การใช้งานของฟังก์ชันนี้จะทำการหยุดระบบ (shut down) เพื่อรักษาความปลอดภัยในกรณีที่แบตเตอรีมีพลังงานต่ำ ก่อนที่จะหยุดระบบจะมีการเตือนให้ทราบก่อนว่าแบตเตอรีจะหมดแล้ว

3. SUSPEND or RESUME BUTTON สำหรับการใช้งานในการหยุดระบบชั่วคราวประเภทนี้ จะใช้ในลักษณะของการกดปุ่มหรือป้อนสัญญาณให้กับขา SRBIN# ของ 80386SL เพื่อเป็นการประหยัดพลังงานไฟฟ้าซึ่งแล้วแต่ผู้ออกแบบว่าจะใช้สัญญาณหรือนำสัญญาณดังกล่าวมาจากเงื่อนไขหรือแหล่งกำเนิดใด

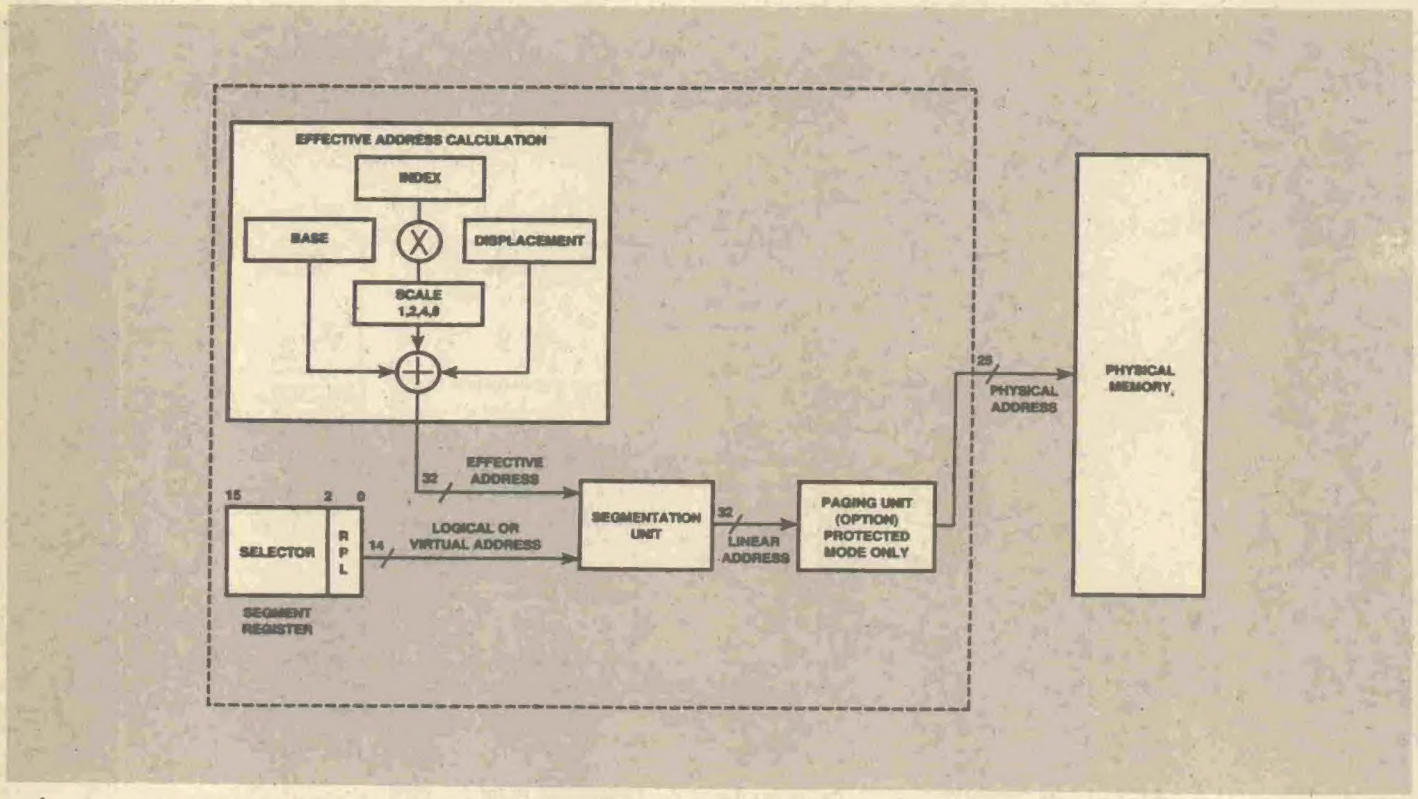


รูปที่ 7 การเชื่อม 80386SL กับ 82360SL

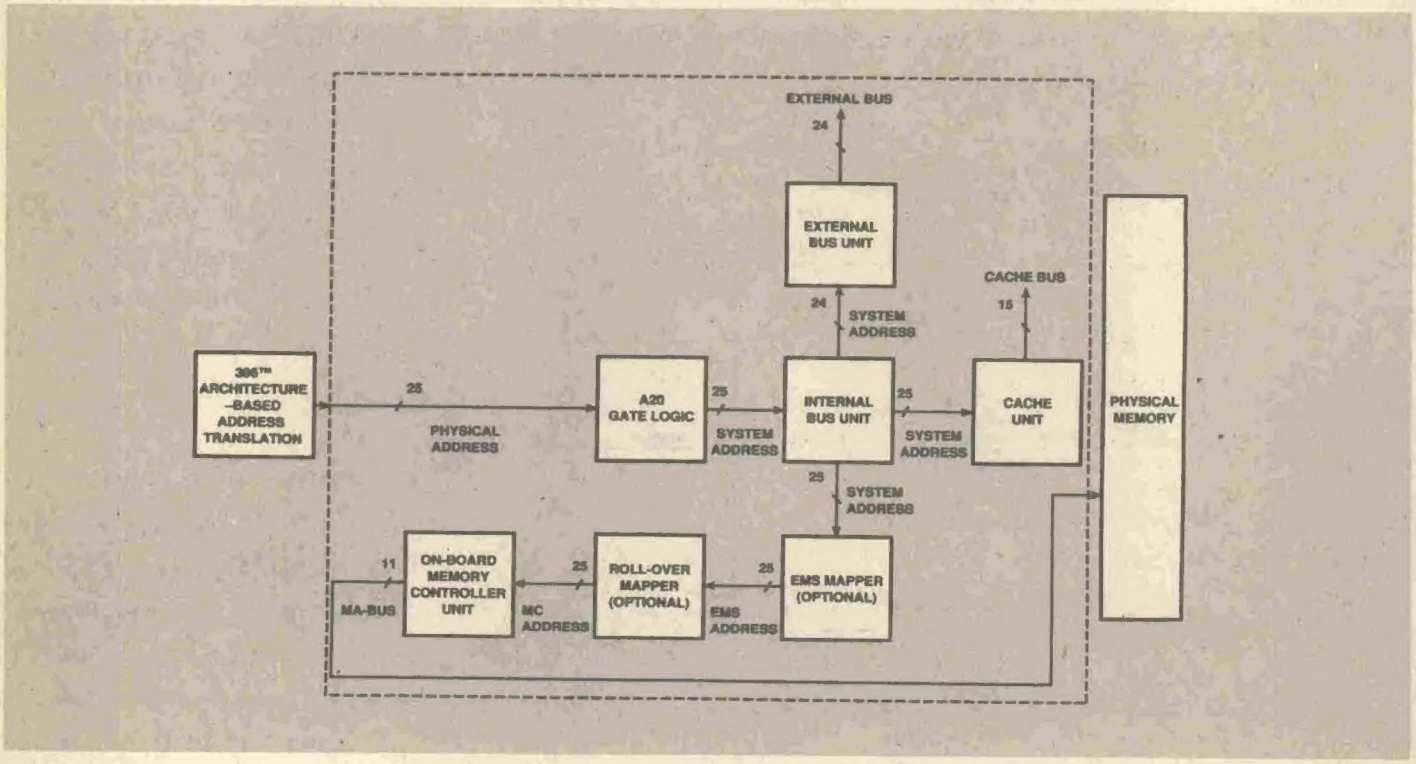
82360SL

สำหรับ 80386SL เราสามารถกล่าวได้ว่า จะไม่มีทางสมบูรณ์ไปได้เลยถ้าขาด 82360SL เพราะว่า 82360SL นี้ได้รวมวงจรพื้นฐานของเครื่อง AT ที่เป็น ISA BUS เข้ามาอยู่ภายในประกอบด้วยส่วนต่าง ๆ ต่อไปนี้

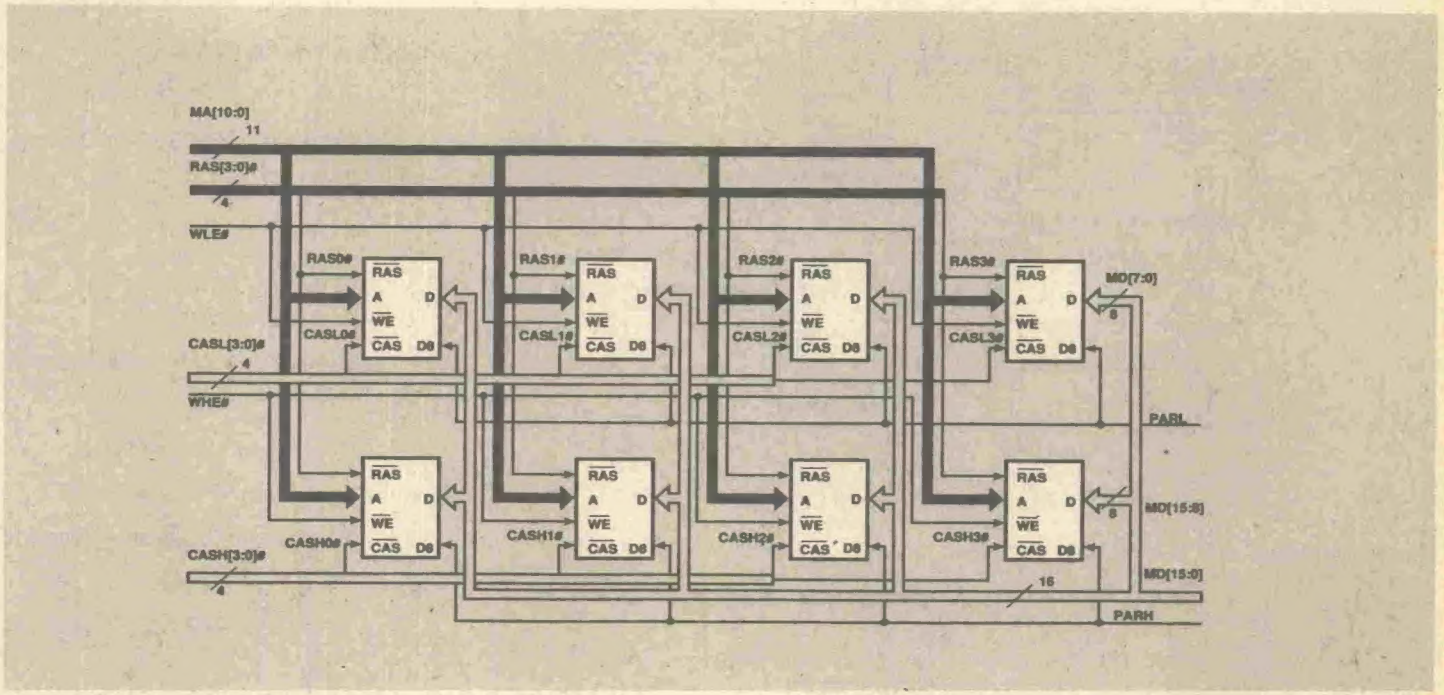
- ส่วนติดต่ออุปกรณ์ภายนอก (Idea Port Interface)



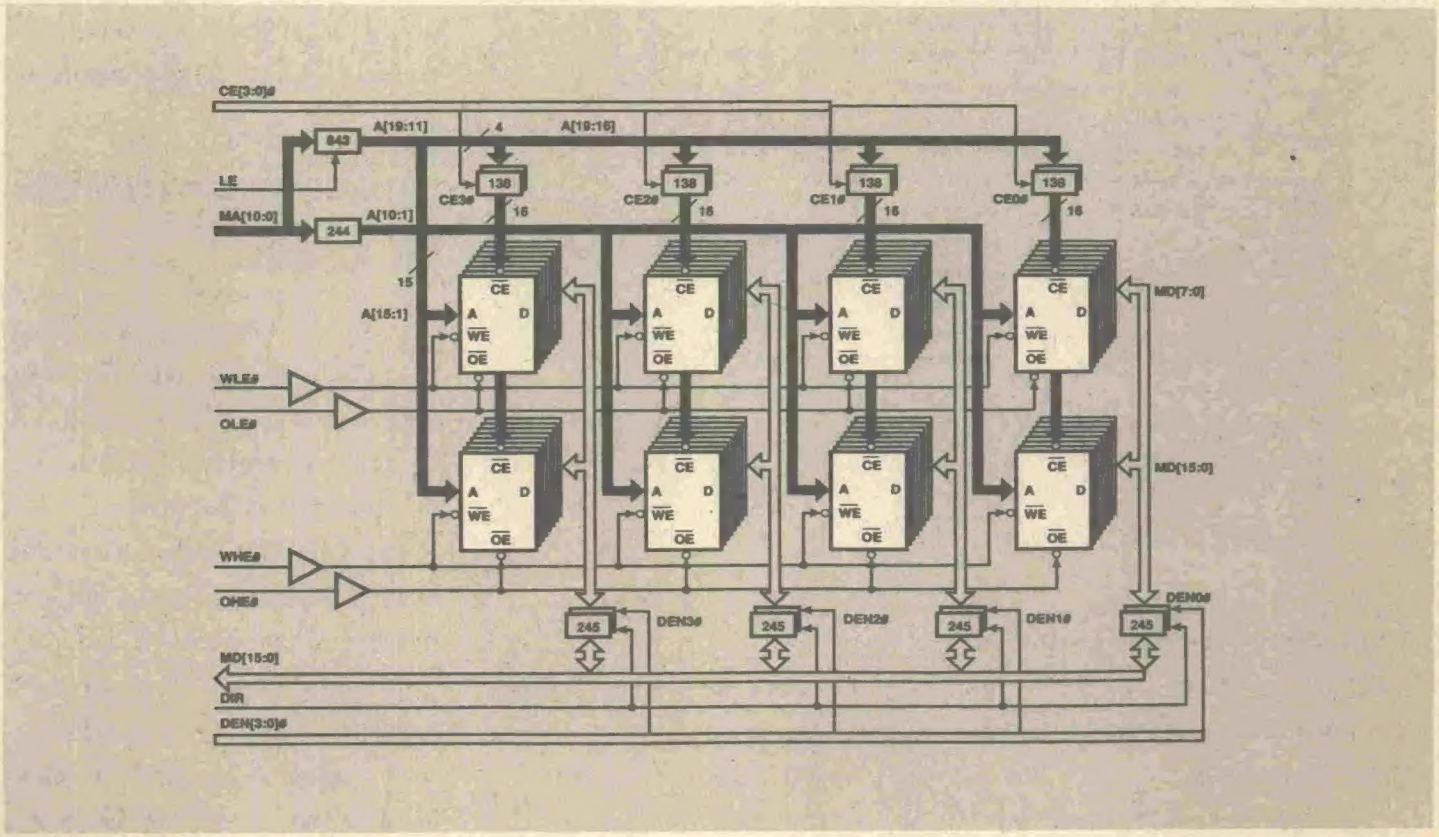
รูปที่ 8 ขบวนการแปลการอ้างแอดเดรสของ 80386 ที่จะไปเป็นหน่วยความจำจริง (physical address)



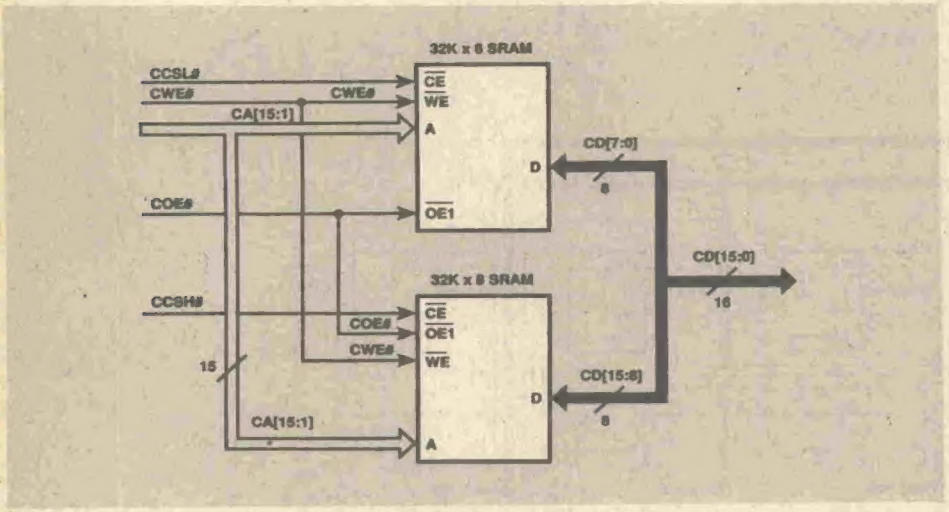
รูปที่ 9 ขบวนการแปลการอ้างแอดเดรสของ 80386SL (ใช้ของ 80386 มาแปลต่ออีกที)



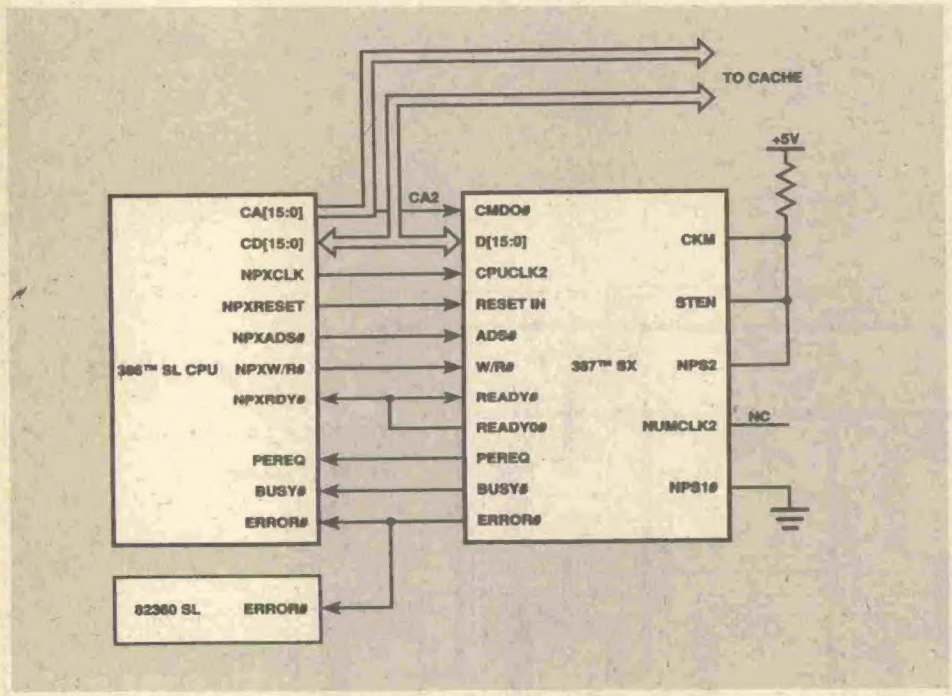
รูปที่ 10 การเชื่อมต่อกับ DRAM ในแบบ 4 bank



รูปที่ 11 การเชื่อมต่อกับ SRAM ขนาด 2 Mbyte โดย SRAM แบบ 32Kx8



รูปที่ 12 การออกแบบ cache ขนาด 64 Kbyte



รูปที่ 13 การเชื่อมต่อระหว่าง 80386SL กับ 80387SX

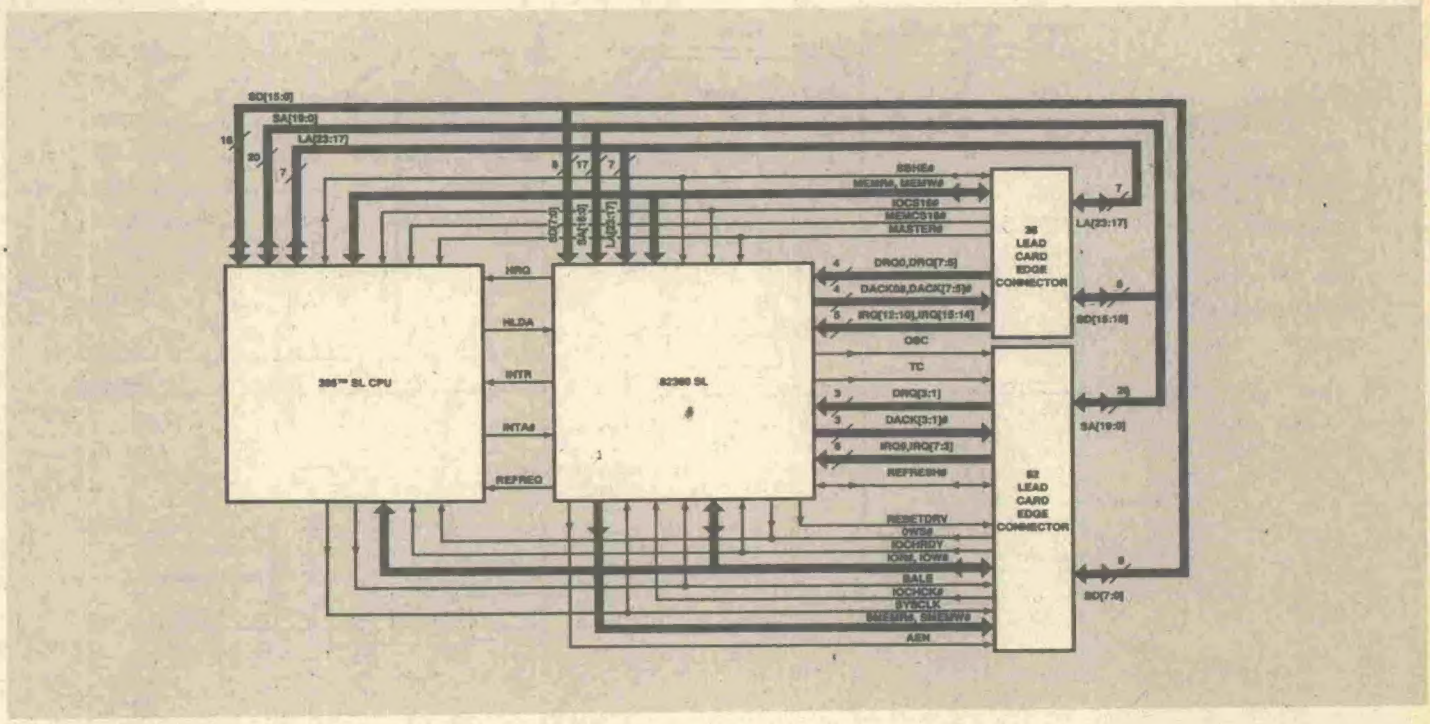
- 82C59A Interrupt controller 2 ตัว
- 82C54 Programmer Interval Timers 2 ตัว
- Clock generator และ Driver
- 82C37A DMA Controllers 2 ตัว
- Enhanced 74LS612 Compatible Memory Mapper
- NMI Logic
- ISA compatible Serial Controllers (16C450) 2 ตัว
- Internal 146818 compatible 256 ไบต์ CMOS RAM
- External RTC Interface
- Reflesh /DMA Arbitration
- Port 61 H
- Port 92 H-Fast A20 GATE และ Fast CPU Reset
- 1 parallel Port
- Floppy disk Controller Decode Logic
- Embedded Hard disk Controller Interface
- Keyboard Controller Decode Logic
- I/O Decode Logic, External Bufler Control
- System Management Control Logic

เราจะเห็นว่าด้วยชิพ 82360SL นี้ จึงทำ PCB สำหรับคอมพิวเตอร์ที่มีขนาด 4×6 นิ้ว เป็นจริงขึ้นมาได้นั่นเอง

ความสัมพันธ์ระหว่าง 80386SL กับ 82360SL

สำหรับ 80386SL นั้นได้ถูกออกแบบให้ใช้คู่กับ 82360SL เพื่อใช้เป็นเครื่องคอมพิวเตอร์ที่ประหยัดพลังงาน มีความสามารถสูงและใช้เป็นเครื่องคอมพิวเตอร์ในมาตรฐานของ ISA BUS จึงไม่เป็นการยุ่งยากที่จะเชื่อม 80386SL กับ 82360SL สัญญาณต่าง ๆ จะมีความหมายดังนี้

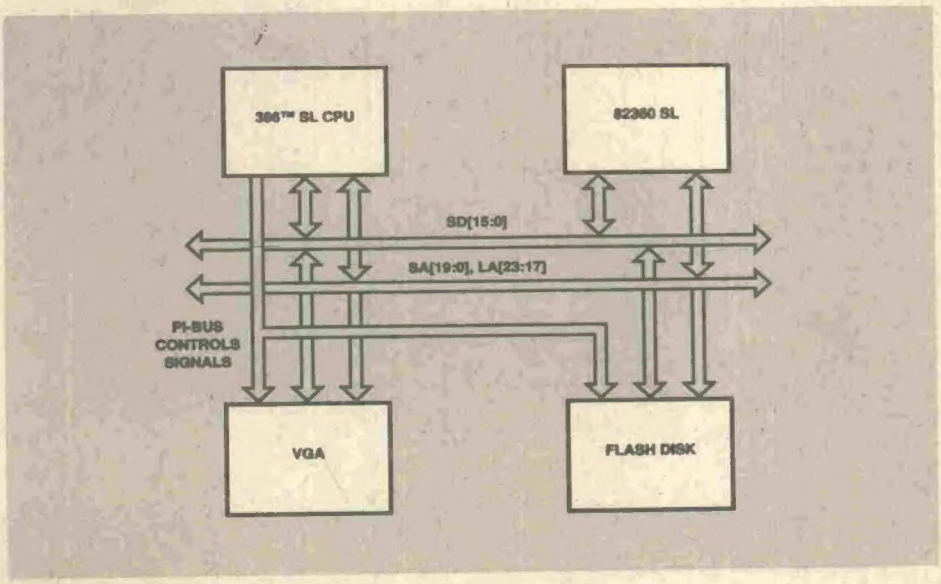
- CPU Reset เป็นสัญญาณจาก 82360SL เพื่อทำการรีเซต 80386SL
- Reset Drive (RESET DRV) เป็นสัญญาณจาก 82360SL เพื่อทำการรีเซตระบบ



รูปที่ 14 การเชื่อมต่อกับ ISA BUS

- System Management Interrupt (SMI #) สร้างโดย 82360SL เพื่อบริหารการใช้ระบบสัญญาณนี้เป็นลักษณะ non-maskable interrupt ซึ่งมีความสำคัญมากกว่าสัญญาณของขา NMI

- Non-Maskable Interrupt (NMI) เป็นสัญญาณที่จำเป็นต้องตอบสนองการอินเตอร์รัพต์มีความสำคัญมากกว่าสัญญาณ INTR แต่น้อยกว่า SMI #



รูปที่ 15 การเชื่อมต่อกับ PERIPHERAL INTERFACE (PI) BUS

- Maskable Interrupt (INTR) เป็นสัญญาณที่เราเลือกได้ว่าจะตอบสนองการอินเตอร์รัพต์หรือไม่

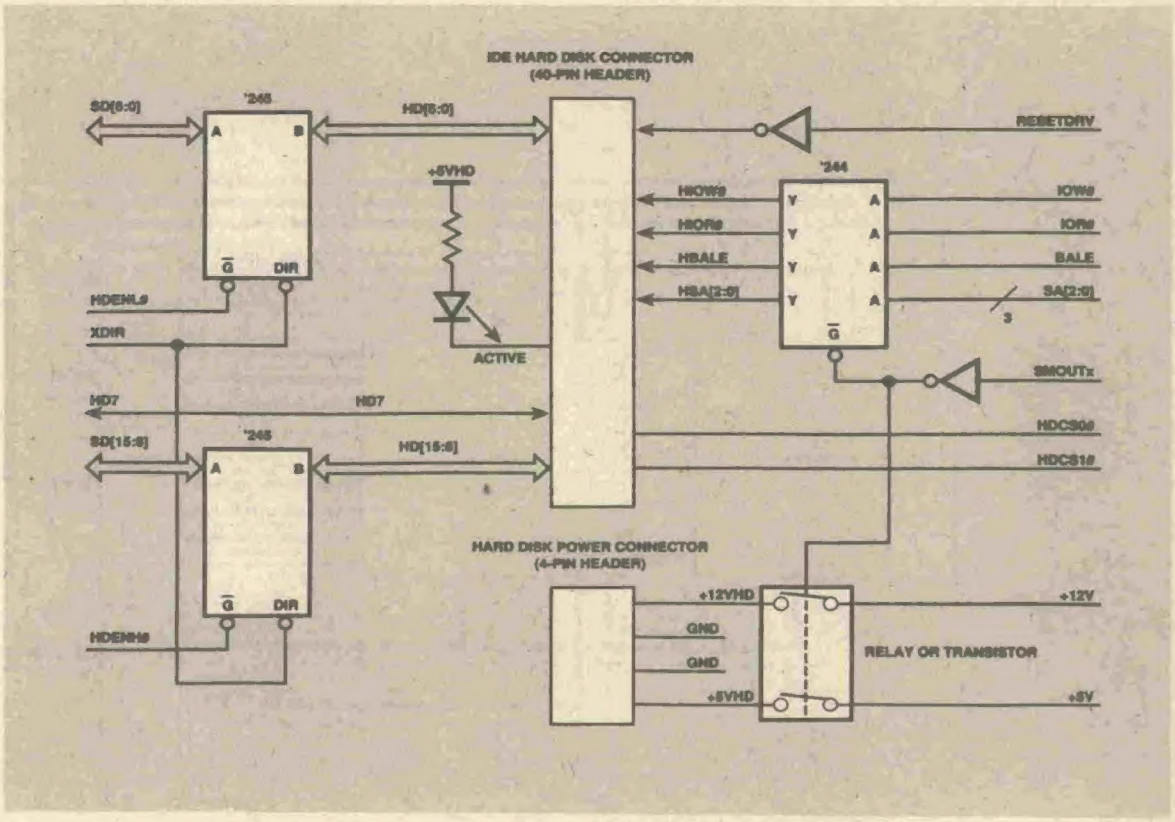
- Interrupt Acknowledge เป็นสัญญาณที่ 80386SL บอกกับ 82360SL เพื่อแจ้งว่าซีพียูรับรู้การเกิดอินเตอร์รัพต์แล้ว

- DMA CDMA (8/16#) เป็นตัวบอกว่า DMA ที่เกิดขึ้นเป็นแบบ 8 บิตหรือ 16 บิต

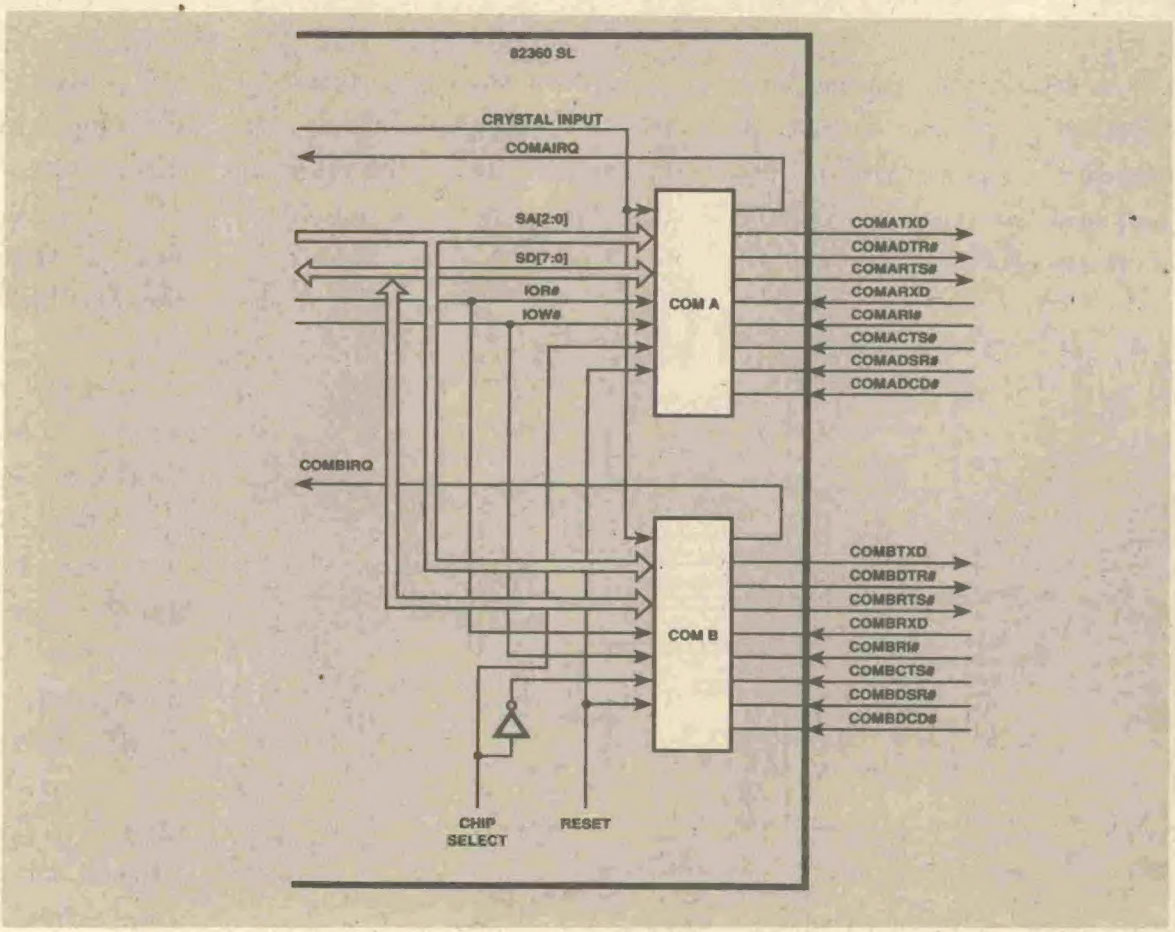
- Hold Request (HRQ) เป็นสัญญาณจาก 82360SL เพื่อให้ 80386SL ถอนตัวเองออกจากรหัส

- Hold Acknowledge (HLDA) เป็นสัญญาณจาก 80386SL เพื่อบอกว่ารับรู้เรื่องการขอใช้บัสแล้ว

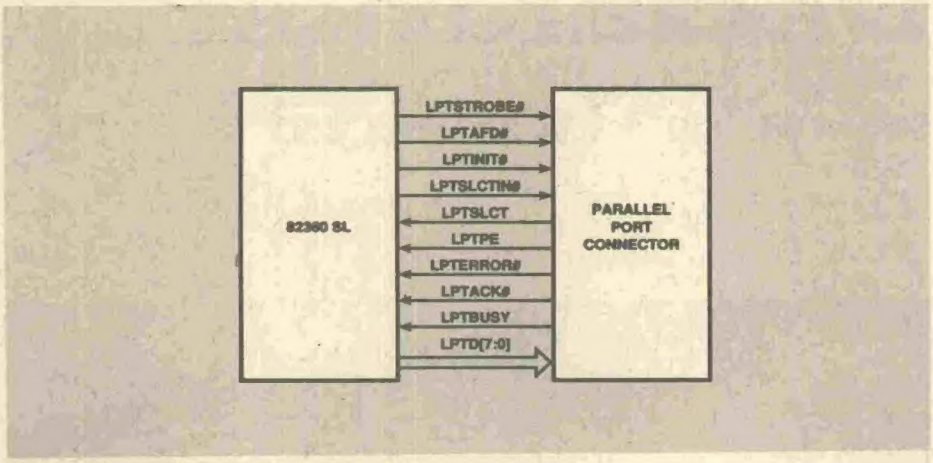
- Refresh Request (REFREQ) เป็นสัญญาณจาก 82360SL เพื่อบอกให้ 80386SL ทำการ reflesh หน่วยความจำแบบ DRAM



รูปที่ 16 การเชื่อมต่อกับฮาร์ดดิสก์แบบ IDE ซึ่งมี Power-Down Control



รูปที่ 17 การใช้ 82360SL ทำหน้าที่เป็น Serial Controllers



รูปที่ 18 การใช้ 82360SL ทำหน้าที่เป็น Paraller Port Interface

- Parity Error (PERR #) เป็นสัญญาณจาก 80386SL เพื่อบอกกับ 82360SL ว่าเกิด memory parity error ขึ้น

- Address 20 GATE (A20 GATE) เป็นสัญญาณจาก 82360 CPU เพื่อบอกกับ 80386SL ว่าให้สนใจสัญญาณ A20 หรือไม่ นั้นก็คือ ทำตัวเป็น 8086 (ไม่สนใจ A20) หรือจะทำงานใน Protected mode (ใช้ความสามารถของ CPU อย่างเต็มที่)

- HALT (HALT#) สัญญาณนี้จะเกิดขึ้นเมื่อ 80386SL ทำคำสั่ง HALT

- STOP CLOCK (STPCLK#) เป็นสัญญาณที่ 82360SL บอกกับ 80386SL เพื่อให้หยุดสัญญาณนาฬิกาที่ให้กับระบบภายในเป็น 80386SX (386SX CPU CORE)

สำหรับการเชื่อมต่อกับอุปกรณ์อื่น ๆ นั้นไม่ว่าจะเป็นการเชื่อมต่อกับ DRAM, SRAM การใช้ cache การเชื่อมต่อกับ 80387SX แม็ธโคโปรเซสเซอร์ การเชื่อมต่อกับ ISA BUS, การเชื่อมต่อกับเพอริเฟอริล อินเตอร์เฟสบัส การประยุกต์ใช้กับฮาร์ดดิสค์แบบ IDE หรือการใช้ 82360SL เป็นพอร์ตอนุกรม และ พอร์ตขนาน สามารถดูได้จากรูปที่ 10 ถึง 18 ส่วนรายละเอียดต่าง ๆ ผู้เขียนขอไม่กล่าวถึง เพราะจะทำให้บทความยืดยาวมาก (ถ้าจะกล่าวถึง การเชื่อมต่อทุกชนิด) ซึ่งจะรวมถึงการกล่าวถึงการใช้งานรีจิสเตอร์ต่าง ๆ ด้วย เพราะส่วนที่เพิ่มขึ้นมีมากจนเกินไปที่จะอยู่ในบทความการแนะนำ 80386SL จึงต้องรบกวนท่านผู้อ่านที่สนใจรายละเอียดเพิ่มขึ้นได้ศึกษาจากคู่มือของ 80386SL ของบริษัทอินเทลได้โดยตรง ซึ่งจะประกอบด้วยคู่มือ 3 เล่มคือ

1. 80386SI DATA BOOK จะกล่าวถึง 80386SL อย่างไม่ละเอียดมากนัก ข้อมูลของขา CPU พร้อม Timing diagram และข้อมูลทางเทคนิค เช่น DC/AC specification

2. System design เป็นหนังสือที่กล่าวถึงการออกแบบระบบคอมพิวเตอร์ เราจะศึกษาการเชื่อมต่อและออกแบบส่วนต่าง ๆ ได้จากหนังสือเล่มนี้

3. Programmer Reference เป็นคู่มือสำหรับโปรแกรมเมอร์ สำหรับความคิดเห็นส่วนตัวนั้นผู้เขียนคิดว่าเรา ๆ ท่าน ๆ ที่เป็นโปรแกรมเมอร์คงหนักใจไม่น้อยเมื่อมีการพัฒนา CPU ในลักษณะเป็นไปอย่างรวดเร็วแต่เมื่อมองในมุมกลับกันในฐานะ system design เราสามารถพัฒนาระบบได้อย่างรวดเร็วยิ่งขึ้น ซึ่งจะเป็นประโยชน์กับผู้ใช้เครื่องคอมพิวเตอร์เราคงต้องทำใจสู้กันหน่อยละครับเพราะคู่มือเล่มนี้ครึ่งเล่มจะเป็นข้อมูลของรีจิสเตอร์ที่เพิ่มขึ้น แล้วพบกันใหม่ฉบับหน้าครับ